

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

特許協力条約に基づいて公開された国際出願

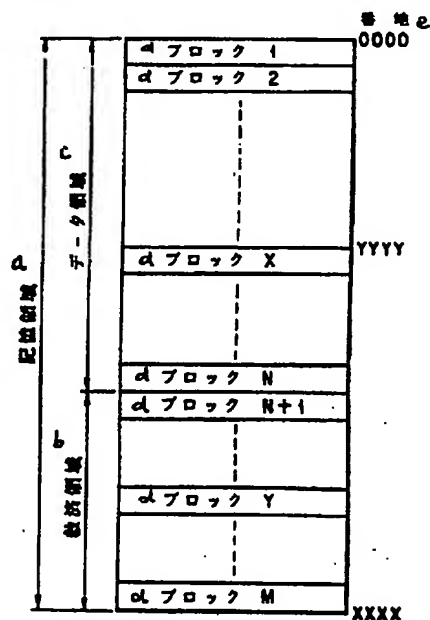
(51) 国際特許分類 5 G06F 12/16, G11C 16/02	A1	(11) 国際公開番号 WO 93/11491
		(43) 国際公開日 1993年6月10日 (10.06.1993)

(21) 国際出願番号 PCT/JP92/01565	(74) 代理人 弁理士 鈴江武彦, 外 (SUZUYE, Takehiko et al.) 〒100 東京都千代田区霞が関3丁目7番2号 鈴榮内外通特許事務所内 Tokyo, (JP)
(22) 国際出願日 1992年11月30日 (30. 11. 92)	(81) 指定国 DE (欧州特許), FR (欧州特許), GB (欧州特許), US.
(30) 優先権データ 特願平3/317169 1991年11月30日 (30. 11. 91) JP	添付公開書類 国際調査報告書
(71) 出願人 (米国を除くすべての指定国について) 株式会社 東芝 (KABUSHIKI KAISHA TOSHIBA) (JP/JP) 〒210 神奈川県川崎市幸区堀川町72番地 Kanagawa, (JP) 東芝エー・ブイ・イー株式会社 (TOSHIBA AVE CO., LTD.) (JP/JP) 〒105 東京都港区新橋3丁目3番9号 Tokyo, (JP)	
(72) 発明者: および (75) 発明者/出願人 (米国についてのみ) 吉岡心平 (YOSHIOKA, Shimpei) (JP/JP) 〒235 神奈川県横浜市中区磯子区栗木3-8-5 サニーハイック洋光台310 Kanagawa, (JP) 小西和夫 (KONISHI, Kazuo) (JP/JP) 〒240 神奈川県横浜市中区保土ヶ谷区天王町2-42-2、 天王町団地2-602 Kanagawa, (JP) 丸山晃司 (MARUYAMA, Koji) (JP/JP) 〒235 神奈川県横浜市中区磯子区汐見台2-4-3、2408-107 Kanagawa, (JP) 佐藤昭明 (SATO, Toshiaki) (JP/JP) 〒366 埼玉県深谷市常盤町77-3、東芝家族アパートC-108 Saitama, (JP)	

(54) Title : MEMORY CARD DEVICE

(54) 発明の名称 メモリカード装置

a ... memory region
b ... relief region
c ... data region
d ... block
e ... address



(57) Abstract

Under the condition where write defect is detected in blocks of a data region of an EEPROM (16), the data, which should be written into the defective block, is written into an empty block of a relief region. If the relief region becomes full and write defect is detected in the blocks of the data region, the data, which should be written into the defective block, is written into an empty block of the data region. When an empty block is secured in the relief region due to erasure of the data under the state where the blocks of the data region are used for relief, the data of the block used for relief in the data region is transferred to this empty block.

(57) 要約

この発明は、EEPROM16のデータ領域のブロックに書き込み不良が検出された状態で、該不良ブロックに書き込むデータを救済領域の空きブロックを検索して書き込み、救済領域が満杯になりかつデータ領域のブロックに書き込み不良が検出された状態で、該不良ブロックに書き込むデータをデータ領域の空きブロックを検索して書き込むもので、データ領域のブロックが救済用に使用されている状態で、データの消去により救済領域に空きブロックができたとき、該空きブロックにデータ領域で救済用に使用されているブロックのデータを移し変えるようにしたものである。

情報としての用途のみ

PCTに基づいて公開される国際出願のパンフレット第1頁にPCT加盟国を特定するために使用されるコード

AT	オーストリア	FR	フランス	MW	マラウイ
AU	オーストラリア	GA	ガボン	NL	オランダ
BB	バルバドス	GB	イギリス	NO	ノルウェー
BE	ベルギー	GN	ギニア	NZ	ニュージーランド
BF	ブルキナファソ	GR	ギリシャ	PL	ポーランド
BG	ブルガリア	HU	ハンガリー	PT	ポルトガル
BJ	ベナン	IE	アイルランド	RO	ルーマニア
BR	ブラジル	IT	イタリア	RU	ロシア連邦
CA	カナダ	JP	日本	SD	スーダン
CF	中央アフリカ共和国	KP	朝鮮民主主義人民共和国	SE	スウェーデン
CG	コンゴ	KR	大韓民国	SK	スロヴァキア共和国
CH	スイス	KZ	カザフスタン	SN	セネガル
CI	コートジボワール	LI	リヒテンシュタイン	SU	ソヴィエト連邦
CM	カメルーン	LK	スリランカ	TD	チャード
CS	チェコスロヴァキア	LU	ルクセンブルグ	TG	トーゴ
CZ	チェコ共和国	MC	モナコ	UA	ウクライナ
DE	ドイツ	MG	マダガスカル	US	米国
DK	デンマーク	ML	マリ	VN	ベトナム
FI	フィンランド	MN	モンゴル		
ES	スペイン	MR	モーリタニア		

明 細 書

メモ리카ード装置

技術分野

この発明は、半導体メモリとしてEEPROM（エレクトリカリィ・イレーサブル・アンド・プログラマブル・リード・オンリー・メモリ）を使用したメモ리카ード装置に係り、特に撮影した被写体の光学像をデジタル画像データに変換して半導体メモリに記録する電子スチルカメラ装置等に使用して好適するものに関する。

背景技術

周知のように、撮影した被写体の光学像を固体撮像素子を用いて電氣的な画像信号に変換し、この画像信号をデジタル画像データに変換して半導体メモリに記録する電子スチルカメラ装置が開発されている。そして、この種の電子スチルカメラ装置にあっては、半導体メモリをカード状のケースに内蔵してなるメモ리카ードを、カメラ本体に着脱自在となるように構成することによって、通常のカメラにおけるフィルムと等価な取り扱いができるようになされている。

ここで、電子スチルカメラ装置のメモ리카ードは、現在、標準化が進められていて、内蔵される半導体メモリとしては、複数枚のデジタル画像データを記録するために大記憶容量のものが要求され、例えばSRAM（スタティック・ランダム

・アクセス・メモリ)、マスクROM及び電氣的にデータの書き込みや消去が可能なEEPROM等が考えられており、SRAMを用いたメモリカードは既に商品化されている。

ところで、SRAMを用いたメモリカードは、どのようなフォーマットのデータ構成にも対応することができるとともに、データの書き込みスピード及び読み出しスピードも速いという利点がある反面、書き込んだデータを保持するためのバックアップ電池をメモリカード内に収容する必要があるため、電池収容スペースを設置する分だけ記憶容量が削減されるとともに、SRAM自体のコストが高く経済的な不利を招くという問題を持っている。

そこで、現在では、SRAMの持つ問題点を解消するために、メモリカードに用いられる半導体メモリとしてEEPROMが注目されている。このEEPROMは、磁気ディスクに代わる記録媒体として注目を浴びているもので、データ保持のためのバックアップ電池が不要であるとともに、チップ自体のコストを安くすることができる等、SRAMの持たない特有な利点を有することから、メモリカード用として使用するための開発が盛んに行なわれている。

ここで、第1図は、SRAMを用いたメモリカード(SRAMカード)とEEPROMを用いたメモリカード(EEPROMカード)との長短を比較して示している。まず、比較項目1, 2のバックアップ電池及びコストについては、既に前述したように、SRAMカードはバックアップ電池が必要でありコストも高いという問題があるのに対し、

EEPROMカードはバックアップ電池が不要でコストも低くすることができるという利点を有している。

次に、比較項目3, 4の書き込みスピード及び読み出しスピードについては、アドレスで任意に指定したバイトまたはビットに対して、データの書き込み及び読み出しを行なう、SRAMとEEPROMとに共通のランダムアクセスモードと、複数の連続するバイト（数百バイト）でなるページを指定することにより、ページ単位で一括してデータの書き込み及び読み出しを行なう、EEPROMに特有のページモードとに分けて考えられる。

そして、ランダムアクセスモードにおいて、SRAMは書き込みスピード及び読み出しスピードが共に速く、EEPROMは書き込みスピード及び読み出しスピードが共に遅くなっている。また、EEPROMは、ページモードにおいて、1ページ分の大量のデータを一斉に書き込み及び読み出しすることから、ランダムアクセスモードに比してデータの書き込みスピード及び読み出しスピードは速くなっている。

さらに、比較項目5のイレース（消去）モードは、EEPROMに特有のモードであり、SRAMには存在しないモードである。すなわち、EEPROMは、既にデータの書き込まれている領域に新たにデータを書き込む、つまりデータの書き替えを行なう場合、先に書き込まれているデータを一旦イレースしないと新たなデータを書き込むことができないため、データの書き込みを行なうに際して、このイレース

スモードが実行されるようになっている。

また、比較項目6の書き込みベリファイも、EEPROMに特有のモードであり、SRAMには存在しないモードである。すなわち、EEPROMは、データ書き込みを行なう場合、通常1回の書き込み動作では完全な書き込みが行なわれない。このため、EEPROMに対して1回の書き込み動作を行なう毎にEEPROMの書き込み内容を読み出し、正確に書き込まれているか否かをチェックする必要がある、これが書き込みベリファイである。

具体的には、EEPROMに書き込むべきデータをバッファメモリに記録しておき、バッファメモリからEEPROMにデータを転送して書き込んだ後、EEPROMの書き込み内容を読み出し、バッファメモリの内容と比較して一致しているか否かを判別している。そして、書き込みベリファイの結果、不一致（エラー）と判定された場合には、再度バッファメモリの内容をEEPROMに書き込む動作を繰り返すようにしている。

以上の比較結果から明らかなように、EEPROMには、バックアップ電池が不要でありコストが安く、しかもページ単位のデータ書き込み及び読み出しが可能である等の、SRAMに見られない特有な利点が備えられている反面、ランダムアクセスモードにおけるデータの書き込みスピード及び読み出しスピードが遅いとともに、イレースモードや書き込みベリファイ等のようなSRAMにはないモードを必要とするという不都合もある。

そこで、メモリカードに使用する半導体メモリとして、現在使用されているSRAMに代えてEEPROMを使用することを考えた場合、データの書き込みスピード及び読み出しスピードの問題や、イレースモード及び書き込みベリファイ等を必要とするという問題を解消し、SRAMを内蔵したメモリカードと等価な取り扱いができるように、つまりSRAMカードライクに使用できるように細部に渡って種々の改良を施すことが、肝要なこととなっている。

この場合、特に問題となることは、EEPROMは、データの書き替え回数が一定数を越えるとメモリセルが急激に劣化しデータの書き込み不良が発生し易くなることである。すなわち、EEPROMは、プログラムデータの記録用として開発され、プログラムのバージョンアップのときにデータの書き替えを行なえるようにすることを意図したものであるから、多数回のデータ書き替えに対応できるように設計されていないからである。

ところが、上述したように、例えば電子スチルカメラ装置等に使用されるメモリカード用の半導体メモリとして、従来より使用されていたSRAMに代えてEEPROMを用いるようにした場合、当然のことながら、EEPROMに対して頻繁にデータの書き替えが行なわれるような使われ方をされることになるため、書き込み不良の発生率が飛躍的に増大するであろうことは、どうしても避けられないこととなっている。

そして、この書き込み不良について、従来では、前述した

書き込みベリファイ処理を所定回数繰り返しても正しく書き込まれなかったとき書き込み不良であると判断している。しかるに、従来では、EEPROMの一部に書き込み不良が生じた場合でも、そのEEPROMを内蔵するメモリカード全体を不良品として取り扱うようにしているため、非常に効率が悪く経済的に不利であるという問題が生じている。

以上のように、EEPROMを内蔵した従来のメモリカードでは、書き込み不良が発生したEEPROMを内蔵するメモリカード全体を不良品として処理するため、非常に効率が悪く経済的に不利になるという問題を有している。

そこで、この発明は上記事情を考慮してなされたもので、一部に書き込み不良が発生したEEPROMでも継続して使用することができるとともに、そのEEPROMの記憶領域の有効利用を図ることができ、経済的に有利で実用に供し得る極めて良好なメモリカード装置を提供することを目的としている。

発明の開示

この発明に係るメモリカード装置は、それぞれが一定容量の複数のブロックで構成されるデータ領域及び救済領域を有するEEPROMと、このEEPROMのデータ領域のブロックに書き込み不良が検出された状態で、該不良ブロックに書き込むデータを救済領域の空きブロックを検索して書き込み、救済領域が満杯になりかつデータ領域のブロックに書き込み不良が検出された状態で、該不良ブロックに書き込むデ

ータをデータ領域の空きブロックを検索して書き込む救済手段と、この救済手段によりデータ領域のブロックが救済用に使用されている状態で、データの消去により救済領域に空きブロックができたことを検出し、該空きブロックにデータ領域で救済用に使用されているブロックのデータを移し変える制御手段とを備えている。

上記のような構成によれば、データ領域の一部のブロックに書き込み不良が発生したとき、救済領域の空きのあるブロックを検索して、その不良ブロックに書き込めなかったデータを、救済領域のブロックに書き込むようにしたので、一部に書き込み不良が発生したEEPROMをそのまま継続して使用することができ、経済的に有利で実用に適するものである。また、救済領域が満杯になった場合には、データ領域の空きブロックを救済用として利用するとともに、データの消去によって救済領域のブロックに空きができたときは、制御手段により、データ領域の救済用として使用されているブロックのデータを、救済領域の空きブロックに自動的に転送するようにしたので、データ領域に空きブロックをより多く確保することができEEPROMの記憶領域の有効利用を図ることができる。

また、この発明に係るメモリカード装置は、一定容量の複数のブロックで構成されるデータ領域を有するEEPROMと、このEEPROMのデータ領域のブロックに書き込み不良が検出された状態で、該不良ブロックに書き込むデータをデータ領域の空きブロックを検索して書き込む救済手段と、

この救済手段によってデータの書き込まれたブロックがデータ領域内に連続して配置されるように制御する第1の制御手段と、この第1の制御手段により救済用のブロックが連続的に形成されている状態で、データ書き込み済みのブロックが救済用に割り当てられたとき、該ブロックのデータをデータ領域内の空きブロックに移し変えて、救済用ブロックの連続性を維持させる第2の制御手段とを備えている。

すなわち、救済領域を固定的に設けず、救済手段によって、書き込み不良ブロックが発生する毎に救済ブロックを増加させていくようにしたので、データ領域を有効に使用することができる。また、第1及び第2の制御手段によって、救済ブロックはデータ領域内に連続して配置されるとともに、データ書き込み済みのブロックが救済用に割り当てられたとき、該ブロックのデータをデータ領域内の空きブロックに移し変えて、救済用ブロックの連続性を維持させるようにしているので、複数の救済ブロックが記憶領域の中でばらばらに点在することがなくなり、データ領域及び救済ブロックの両方の管理を容易に行なうことができる。

図面の簡単な説明

第1図は、SRAMカードとEEPROMカードとの長短を比較して示す図、第2図は、この発明に係るメモリカード装置の一実施例を示すブロック構成図、第3図は、同実施例におけるEEPROMの記憶領域を示す図、第4図は、同実施例における管理テーブルの詳細を示す図、第5図は、同

実施例で救済領域が満杯になった場合の対策を示す図、第6図は、この発明の他の実施例におけるEEPROMの記憶領域を示す図、第7図は、同他の実施例における管理テーブルの詳細を示す図、第8図は、同他の実施例におけるEEPROMへの記録動作を示す図である。

発明を実施するための最良の形態

以下、この発明を電子スチルカメラ装置に適用した場合の一実施例について、図面を参照して詳細に説明する。第2図において、符号11はメモリカード本体で、その一端部に設置されたコネクタ12を介して、電子スチルカメラ本体CAに接続されるようになされている。このコネクタ12には、電子スチルカメラ本体CA側から、メモリカード本体11に書き込むべきデータや、その書き込み場所を示すアドレスデータ等が供給される。

そして、このコネクタ12に供給されたデータは、バスライン13を介してデータ入出力制御回路14に取り込まれる。このデータ入出力制御回路14は、データの高速書き込み及び高速読み出しが可能なバッファメモリBMを内蔵しており、取り込んだデータを一旦バッファメモリBMに記録する。その後、データ入出力制御回路14は、バッファメモリBMに記録したデータを、バスライン15を介して複数（図示の場合は4つ）のEEPROM16の書き込みサイクルに対応したタイミングで読み出し、EEPROM16に記録する。

この場合、データ入出力制御回路14は、EEPROM

16に例えばページ単位でデータが書き込まれる毎に、EEPROM16から書き込んだページ単位のデータを読み出し、バッファメモリBMに記録されているデータと一致しているか否かを判別する書き込みベリファイを実行する。そして、データ入出力制御回路14は、EEPROM16から読み出したデータと、バッファメモリBMに記録されたデータとが一致していない場合、再度、バッファメモリBMからEEPROM16にデータを転送して書き込みを行なわせ、この動作が所定回数繰り返される間に、EEPROM16から読み出したデータとバッファメモリBMに記録されたデータとが完全に一致したとき、データの書き込みが完了される。

次に、EEPROM16から、データをメモ리카ード本体11の外部に読み出す場合には、電子スチルカメラ本体CA側からコネクタ12を介して読み出すべきデータを指定するアドレスがデータ入出力制御回路14に供給される。すると、データ入出力制御回路14は、入力されたアドレスに基づいてEEPROM16からデータを読み出し、一旦バッファメモリBMに記録する。その後、データ入出力制御回路14は、バッファメモリBMに記録したデータを読み出しコネクタ12を介して外部に導出し、ここにデータの読み出しが行なわれる。

したがって、上記のような構成によれば、電子スチルカメラ本体CAとメモ리카ード本体11との間におけるデータ転送は、必ずバッファメモリBMを介して行なわれるので、電子スチルカメラ本体CA側から見たメモ리카ード本体11へ

のデータの書き込みスピード及び読み出しスピードを向上させることができる。また、EEPROM 16に特有の書き込みベリファイも、バッファメモリBMを用いてメモリカード本体11の内部で自動的に処理されるので、メモリカード本体11の取り扱いとしては、全くSRAMカードライクに使用することができる。

ここで、上記EEPROM 16は、第3図に示すように、0000～XXXX番地よりなる記憶領域を有しており、この記憶領域は、データを扱う際の最小単位である一定容量の複数のブロック1～M（1ブロックは通常数kバイト）に分割されている。このうち、ブロック1～Nまでが、通常のデータを記録するデータ領域となっている。このデータ領域は、メモリカード本体11の外部から直接アクセスすることが可能であり、コネクタ12を介して直接アドレスを指定することによって、数百バイトでなるページ単位のデータ書き込み及び読み出しを繰り返すことにより、自由にブロック単位でのデータ書き込み及び読み出しを行なうことができる。

また、ブロックN+1～Mまでが、書き込み不良によりデータ領域に書き込めなかったデータが書き込まれる救済領域となっている。この救済領域は、メモリカード本体11の外部から直接アクセスすることは禁止されており、救済領域に対するデータの書き込み及び読み出しは、データ入出力制御回路14の指示により行なわれる。

第4図は、上記EEPROM 16内に設けられる救済領域の管理テーブルを示している。すなわち、救済領域のプロッ

ク番号 $N+1 \sim M$ と、データ領域で書き込み不良の発生したブロックの先頭アドレスとが1対1で対応するように構成されており、先頭アドレスが書き込まれる前は0000にセットされている。第4図に示す例では、ブロック $N+1 \sim Y-1$ が既に書き込み不良の救済に使用されている状態を示し、データ領域の書き込み不良が発生したブロックの先頭アドレス $AAAA \sim DDDD$ がそれぞれ記録されている。

ここで、データ領域内のブロック X にデータを書き込もうとしたところ書き込み不良が発生した場合について説明する。すなわち、データ入出力制御回路14は、ブロック X に対して書き込みベリファイ処理を所定回数行なっても一致が得られなかった場合、ブロック X を書き込み不良と判定する。すると、データ入出力制御回路14は、第4図に示した管理テーブルを検索し、救済領域内の空きのあるブロックをサーチする。

この場合、ブロック番号 Y に空きがあるので、データ入出力制御回路14は、救済領域のブロック Y を選択し、そのブロック Y にブロック X に書き込めなかったデータを書き込み、書き込みベリファイ処理により書き込みが成立した場合に管理テーブルのブロック番号 Y の部分にブロック X の先頭アドレス $YYYY$ を書き込み、ここに救済処置が完了される。

そして、EEPROM16からのデータの読み出しについては、データ入出力制御回路14は、外部からアドレスによって読み出しが要求されたデータ領域のブロックの先頭アドレスと、管理テーブルに書き込まれた全ての先頭アドレスと

を照合し、一致した場合に、その一致した先頭アドレスに対応する救済領域のブロックからデータを読み出すように制御する。

また、EEPROM16のデータの消去についても、データの読み出しと同様に、データ入出力制御回路14は、外部からアドレスによって読み出しが要求されたデータ領域のブロックの先頭アドレスと、管理テーブルに書き込まれた全ての先頭アドレスとを照合し、一致した場合に、その一致した先頭アドレスに対応する救済領域のブロックからデータを消去するように制御する。

ところで、上記救済領域も、EEPROM16内に存在するため、ブロック $N+1 \sim M$ にも書き込み不良が発生する場合がある。このような場合、データ入出力制御回路14は、管理テーブルの書き込み不良が発生したブロック番号の部分に、先頭アドレスに代えて使用禁止フラグを記録する。この使用禁止フラグは、データ領域に存在しないアドレスとして例えば1111等が選ばれる。そして、データ入出力制御回路14は、検索した救済領域の空きブロック Y が書き込み不良であれば、次の空きブロック $Y+1$ を管理テーブルより検索し、データの書き込みを行なわせるように動作する。

また、救済領域が満杯になって、さらにデータ領域のブロックに書き込み不良が発生した場合には、データ領域の空きブロックを救済用として利用することもできる。この場合、管理テーブルは、第5図に示すように、データ領域と救済領域とを合わせた全てのブロック番号 $1 \sim M$ と、データ領域で

書き込み不良の発生したブロックの先頭アドレスとが1対1で対応するように構成されており、データ領域で既に正規のデータ記録に使用されているブロック番号の部分には、使用禁止フラグとして1111が記録され、データ領域でまだデータが記録されていないブロック番号の部分に0000が記録されている。

ここで、救済領域が満杯で、かつ、データ領域内のブロックXにデータを書き込もうとしたところ書き込み不良が発生した場合について説明する。すなわち、データ入出力制御回路14は、ブロックXが書き込み不良と判定すると、管理テーブルを検索し救済領域内の空きのあるブロックN+1~Mをサーチする。そして、救済領域に空きなしと判定すると、データ入出力制御回路14は、管理テーブルのデータ領域内の空きのあるブロック1~Nを検索する。

この場合、ブロックN-1に空きがあるので、データ入出力制御回路14は、そのブロックN-1にブロックXに書き込めなかったデータを書き込み、書き込みベリファイ処理により書き込みが成立した場合に、管理テーブルのブロック番号N-1の部分にブロックXの先頭アドレスYYYYを書き込み、ここに救済処置が完了される。

ところで、上記のように、救済領域が満杯でデータ領域の一部を救済に使用している状態で、EEPROM16に記録されているあるデータが不要になり、これを消去したとする。このとき、消去したデータが複数のブロック1, 2, 3に分散されて記録されており、そのブロックの1つ（例えばプロ

ック2)が書き込み不良で該ブロック2に書き込むべきデータ部分が救済領域のブロック $N+2$ に書き込まれていたとする。すると、このデータを消去した場合、当然、ブロック1, 3, $N+2$ が空きブロックとなる。つまり、満杯であった救済領域のブロック $N+2$ に空きができることになる。

一方、上述したように、このメモ리카ード本体11では、救済領域が満杯の場合データ領域の一部を救済に使用しているが、データ領域はメモ리카ード本体11の外部から直接アクセス可能な領域、つまり、データ領域の容量がこのメモ리카ード本体11を外部から見たときの全データ記録容量となるため、データ領域が救済用に使用されているということは、取りも直さず、メモ리카ード本体11を外部から見たときの全データ記録容量が削減されたことになる。

そこで、上記のようにデータを消去した結果、救済領域のブロックに空きができた場合、上記データ入出力制御回路14は、データ領域の中で救済用として使用されているブロック(第5図ではブロック $N-1$)のデータを、空きのできた救済領域のブロック $N+2$ に自動的に転送し、データ領域のブロック $N-1$ を空きブロックにして、メモ리카ード本体11を外部から見たときの全データ記録容量が不要に削減されることを防止している。

したがって、上記実施例のような構成によれば、データ領域の一部のブロックに書き込み不良が発生したとき、管理テーブルから救済領域の空きのあるブロックを検索して、その不良ブロックに書き込めなかったデータを、救済領域のプロ

ックに書き込むようにしたので、一部に書き込み不良が発生したEEPROM16をそのまま継続して使用することができ、経済的に有利で実用に適するものである。

また、救済領域が満杯になった場合には、データ領域の空きブロックを救済用として利用し、データの消去により救済領域のブロックに空きができたときは、データ領域の救済用として使用されているブロックのデータを、救済領域の空きブロックに自動的に転送して、データ領域に空きブロックをより多く確保するようにしたので、EEPROM16の記憶領域の有効利用を図ることができる。

次に、第6図は、この発明の他の実施例を示している。すなわち、EEPROM16は、第6図に示すように、0000～XXXX番地よりなる記憶領域を有しており、この記憶領域は複数のブロック1～Mに分割されている。そして、初期状態では、各ブロック1～Mは全て通常のデータを記録するデータ領域となっており、メモ리카ード本体11の外部からアドレスを指定することによって、自由にブロック単位でのデータの書き込み及び読み出しを行なうことができる。

第7図は、EEPROM16内に設けられた管理テーブルを示している。すなわち、この管理テーブルは、図中左列がブロック番号1～Mを示し、図中右列がデータ領域か救済領域であるかを示しており、救済領域に指定されたブロックに対しては、その救済ブロック番号と、該救済ブロックで救済した書き込み不良ブロックの先頭アドレスとが1対1で対応

するように構成されている。第7図では初期状態を示し、全てのブロックに未使用ブロックであることを示す0000がセットされている。

ここで、ブロックXにデータを書き込もうとしたところ書き込み不良が発生した場合について説明する。すなわち、データ入出力制御回路14は、ブロックXに対して書き込みベリファイ処理を所定回数行なっても一致が得られなかった場合、ブロックXを書き込み不良と判定する。すると、データ入出力制御回路14は、第7図に示した管理テーブルを検索し空きのあるブロック（テーブル内容0000）を、エンドブロック番号M側からサーチする。

この場合、ブロック番号Mに空きがあるので、データ入出力制御回路14は、ブロックMを救済ブロックとして選択し、そのブロックMにブロックXに書き込めなかったデータを書き込み、書き込みベリファイ処理により書き込みが成立した場合に管理テーブルのブロック番号Mの部分にブロックXの先頭アドレスYYYYを書き込み、ここに救済処置が完了される。

また、他のブロックが書き込み不良と判定されると、データ入出力制御回路14は、ブロックM-1を救済ブロックとして選択し、以下同様に、書き込み不良ブロックが検出される毎に、ブロックM-2, M-3, ……というように順次若い番号のブロックが救済ブロックとして選択される。この場合、データ入出力制御回路14は、書き込み不良ブロックを最後に救済したブロックの位置、または次に書き込み不良ブ

ロックを救済する予定のブロックの位置を、ポインタとして持っているようにすれば、空きブロックを検索する工程を省略することができ効率的となる。

第8図は、上記のような書き込み不良ブロックの救済処置を行なった結果、ブロック $N+1 \sim M$ が救済ブロックとなり、他のブロック $1 \sim N$ が通常のデータを記録するデータ領域となった状態を示している。ここで、ブロック N に既にデータが記録されており、ブロック $N-1, Y$ に空きがある状態で、ブロック X にデータを書き込もうとしたところ書き込み不良が発生したとする。すると、データ入出力制御回路14は、ブロック X を書き込み不良と判定した場合、ブロック N を救済ブロックに指定することになるが、ブロック N には既にデータが記録されている。

この場合、データ入出力制御回路14は、ブロック N のデータをデータ領域で空きのあるブロック Y に転送し、ブロック N を消去してそこにブロック X に書き込むべきデータを書き込むように制御する。また、データの消去により複数の救済ブロックの中に空きブロックができたときは、最後に救済したブロックのデータをそこに転送することにより、複数の救済ブロックの中に空きブロックが生じないようにして、EEPROM16の記憶領域の有効利用を図っている。

したがって、上記実施例のような構成によれば、救済領域を固定的に設けず、書き込み不良ブロックが発生する毎に救済ブロックを増加させていくようにしたので、データ領域を有効に使用することができる。また、救済ブロックは、エン

ドブロックMから順次若い番号のブロックへと増加し、途中にデータの記録されたブロックNがあった場合には、そのブロックNのデータをデータ領域の空きブロックYに転送してブロックNを救済ブロックに変更するようにしているので、複数の救済ブロックが記憶領域の中であらばに点在することがなくなり、データ領域及び救済ブロックの両方の管理を容易に行なうことができる。

さらに、データの消去により複数の救済ブロックの中に空きブロックができたときは、最後に救済したブロックのデータをそこに転送することにより、EEPROM16の記憶領域の有効利用を図ることができる。また、上記実施例では、書き込み不良が発生したときに始めてブロックNの使用状態をチェックしているが、ブロックNの1つ前にブロックN-1が救済用として使用されたときに、予め次に救済ブロックとなる予定のブロックNの使用状態をチェックしておき、使用中である場合はブロックNのデータを他の空きブロックに移し変えておくようにすれば、より一層効率的となる。

なお、この発明は上記各実施例に限定されるものではなく、この外その要旨を逸脱しない範囲で種々変形して実施することができる。

産業上の利用可能性

以上詳述したようにこの発明によれば、一部に書き込み不良が発生したEEPROMでも継続して使用することができるとともに、そのEEPROMの記憶領域の有効利用を図る

ことができ、経済的に有利で実用に供し得る極めて良好なメモリカード装置を提供することができる。

請求の範囲

(1) それぞれが一定容量の複数のブロックで構成されるデータ領域及び救済領域を有するEEPROMと、このEEPROMのデータ領域のブロックに書き込み不良が検出された状態で、該不良ブロックに書き込むデータを前記救済領域の空きブロックを検索して書き込み、前記救済領域が満杯になりかつ前記データ領域のブロックに書き込み不良が検出された状態で、該不良ブロックに書き込むデータを前記データ領域の空きブロックを検索して書き込む救済手段と、この救済手段によりデータ領域のブロックが救済用に使用されている状態で、データの消去により前記救済領域に空きブロックができたことを検出し、該空きブロックにデータ領域で救済用に使用されているブロックのデータを移し変える制御手段とを具備してなることを特徴とするメモ리카ード装置。

(2) 前記救済手段は、前記EEPROMのデータ領域と救済領域とを合わせた全てのブロックのうち、前記データ領域の不良ブロックの救済用に使用されたブロックの番号と、前記不良ブロックの先頭アドレスとを対応させる管理テーブルを備えていることを特徴とする請求項1記載のメモ리카ード装置。

(3) 前記管理テーブルには、前記EEPROMのデータ領域と救済領域とを合わせた全てのブロックのうち、前記データ領域の不良ブロックの救済用に使用されていないブロックの番号に対応する領域に、該ブロックが使用されているか空

いているかを示すフラグデータが書き込まれることを特徴とする請求項2記載のメモ리카ード装置。

(4) 前記救済手段は、前記EEPROMの救済領域の全てのブロックのうち、ブロック番号の少ないブロックから順次ブロック番号の大きいブロックを救済用に割り当てていくことを特徴とする請求項1記載のメモ리카ード装置。

(5) 一定容量の複数のブロックで構成されるデータ領域を有するEEPROMと、このEEPROMのデータ領域のブロックに書き込み不良が検出された状態で、該不良ブロックに書き込むデータを前記データ領域の空きブロックを検索して書き込む救済手段と、この救済手段によってデータの書き込まれたブロックが前記データ領域内に連続して配置されるように制御する第1の制御手段と、この第1の制御手段により救済用のブロックが連続的に形成されている状態で、データ書き込み済みのブロックが救済用に割り当てられたとき、該ブロックのデータをデータ領域内の空きブロックに移し変えて、救済用ブロックの連続性を維持させる第2の制御手段とを具備してなることを特徴とするメモ리카ード装置。

(6) 前記救済手段は、前記EEPROMのデータ領域の全てのブロックの番号のうち、前記不良ブロックの救済用に使用されたブロックの番号と、前記不良ブロックの先頭アドレスとを対応させる管理テーブルを備えていることを特徴とする請求項5記載のメモ리카ード装置。

(7) 前記管理テーブルには、前記EEPROMのデータ領域の全てのブロックの番号のうち、前記データ領域の不良ブ

ロックの救済用に使用されていないブロックの番号に対応する領域に、該ブロックが使用されているか空いているかを示すフラグデータが書き込まれることを特徴とする請求項6記載のメモリカード装置。

(8) 前記第1の制御手段は、前記EEPROMのデータ領域の全てのブロックのうち、ブロック番号の最も大きいブロックから順次ブロック番号の少ないブロックを救済用に割り当てていくことを特徴とする請求項5記載のメモリカード装置。

1/7

比較項目	SRAMカード	EEPROMカード
1. バックアップ電池	有	無
2. コスト	高	やや低
3. 書き込みスピード (ランダム) (ページ)	速 -----	遅 やや速
4. 読み出しスピード (ランダム) (ページ)	速 -----	遅 やや速
5. イレースモード	無	有
6. 書き込みペリファイ	必要無	必要有

FIG. 1

2/7

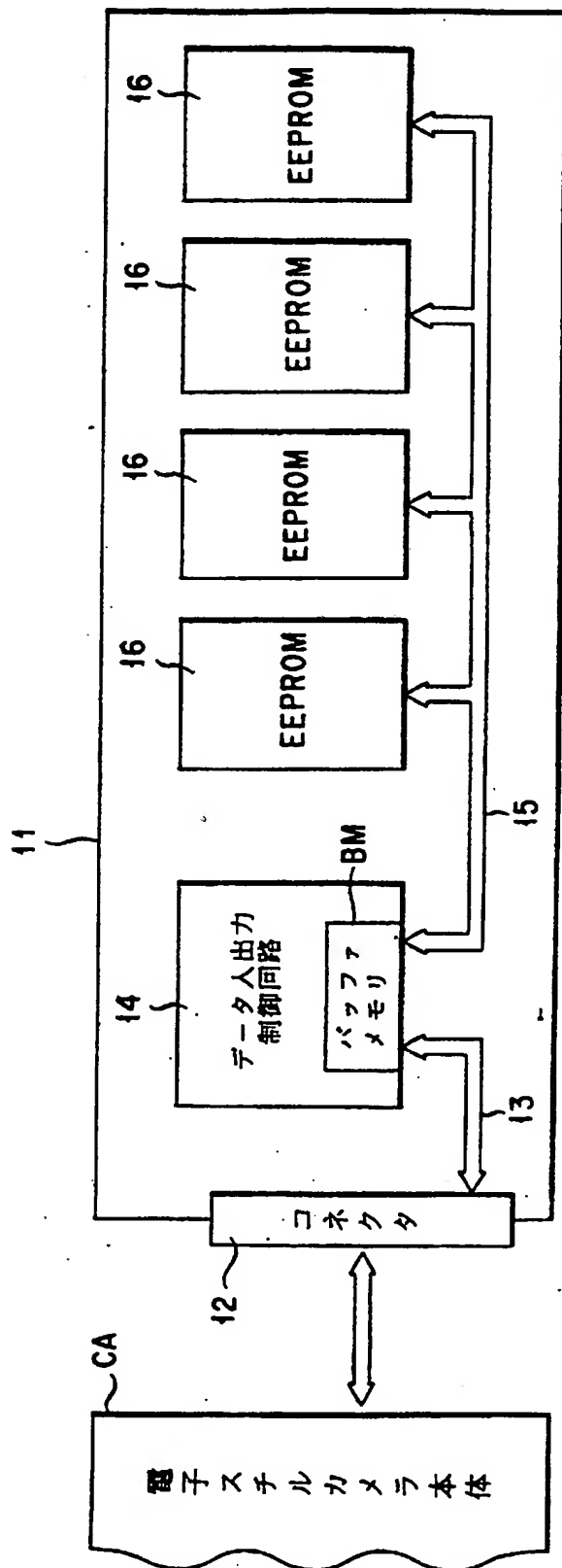


FIG. 2

3/7

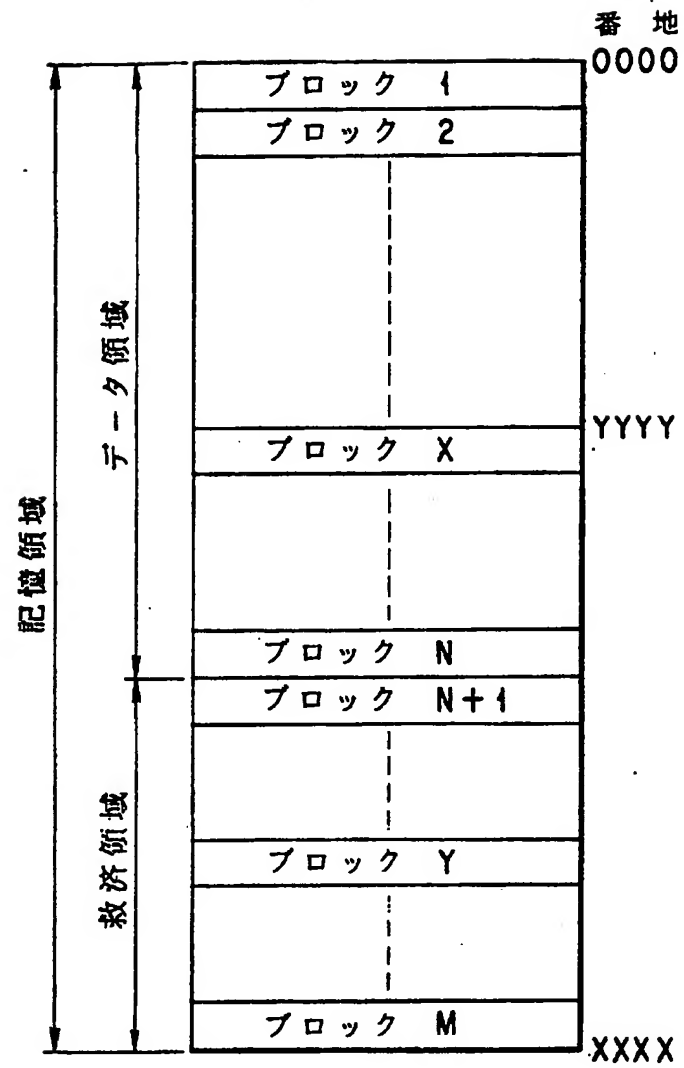


FIG. 3

4/7

N + 1	A A A A
N + 2	B B B B
N + 3	C C C C
Y - 1	D D D D
Y	0 0 0 0 ← YYYYY
M	0 0 0 0

FIG. 4

1	1 1 1 1
2	1 1 1 1
N - 1	0 0 0 0 ← YYYYY
N	1 1 1 1
N + 1	A A A A
N + 2	B B B B
M	E E E E

FIG. 5

5/7

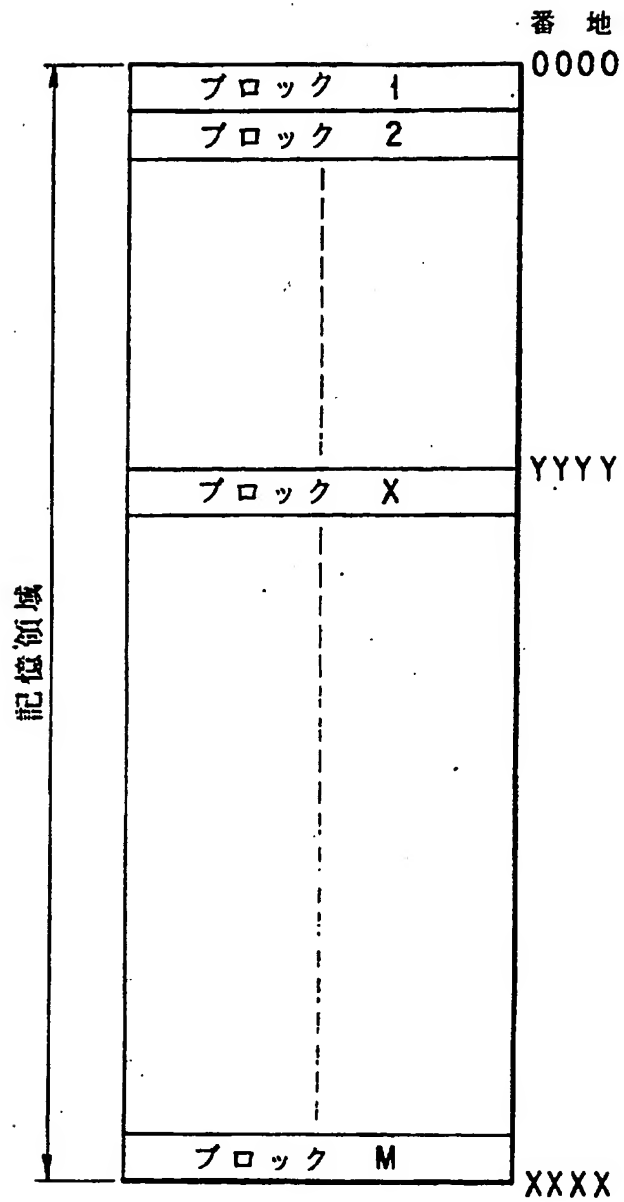


FIG. 6

6/7

1	0 0 0 0
2	0 0 0 0
X	0 0 0 0
M	0 0 0 0

← YYY Y

FIG. 7

7/7

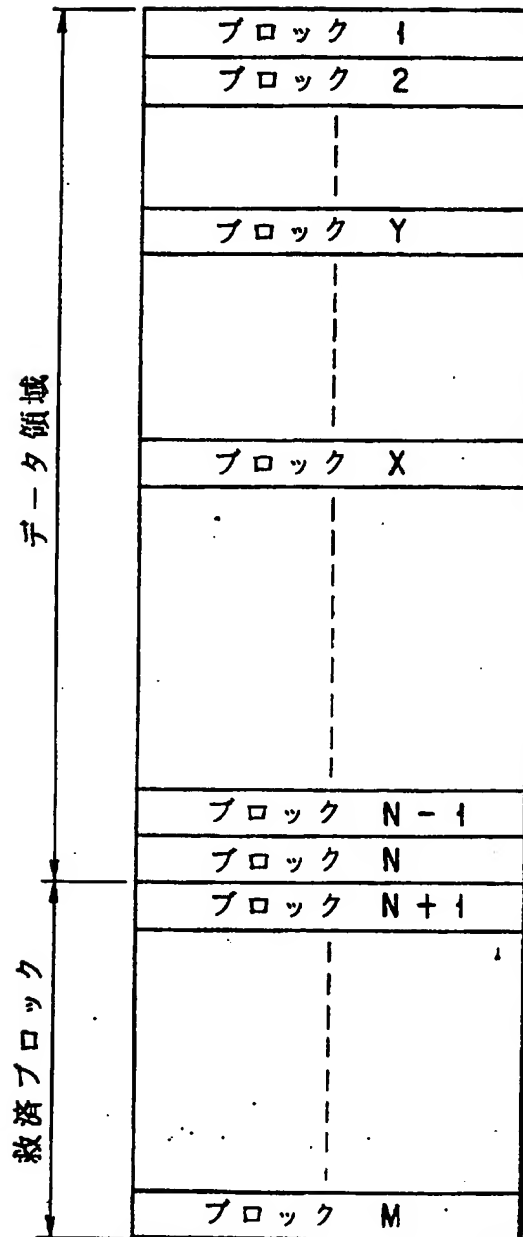


FIG. 8

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP92/01565

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl⁵ G06F12/16, G11C16/02

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl⁵ G06F12/16, G11C16/02

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1970 - 1992

Kokai Jitsuyo Shinan Koho 1970 - 1992

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP, A, 63-219045 (Hitachi, Ltd.), September 12, 1988 (12. 09. 88), (Family: none)	1-8
Y	JP, A, 63-305444 (Mitsubishi Electric Corp.), December 13, 1988 (13. 12. 88), (Family: none)	1-8
Y	JP, A, 56-163600 (Fujitsu Ltd.), December 16, 1981 (16. 12. 81), (Family: none)	1-8
P	JP, A, 4-75152 (Fujitsu Ltd.), March 10, 1992 (10. 03. 92), (Family: none)	1-8
Y	JP, A, 56-93198 (Fujitsu Ltd.), July 28, 1981 (28. 07. 81), (Family: none)	5-8
P	JP, A, 4-123243 (Toshiba Corp.),	5-8

☒ Further documents are listed in the continuation of Box C.
 ☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"A" document member of the same patent family

Date of the actual completion of the international search

February 15, 1993 (15. 02. 93)

Date of mailing of the international search report

March 9, 1993 (09. 03. 93)

Name and mailing address of the ISA/

Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP92/01565

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
	April 23, 1992 (23. 04. 92), (Family: none)	

A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int. Cl. ⁸ G06F12/16, G11C16/02		
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int. Cl. ⁸ G06F12/16, G11C16/02 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1970-1992年 日本国公開実用新案公報 1970-1992年 国際調査で利用した電子データベース (データベースの名称、調査に利用した用語)		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP, A, 63-219045 (株式会社 日立製作所), 12. 9月, 1988 (12. 09. 88) (ファミリーなし)	1-8
Y	JP, A, 63-305444 (三菱電機株式会社), 13. 12月, 1988 (13. 12. 88) (ファミリーなし)	1-8
Y	JP, A, 56-163600 (富士通株式会社), 16. 12月, 1981 (16. 12. 81) (ファミリーなし)	1-8
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 先行文献ではあるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日 15. 02. 93		国際調査報告の発送日 09.03.93
名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号100 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 鳥 居 稔 ⑤ 電話番号 03-3581-1101 内線 3545

C (続き) . . . 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
P	JP, A, 4-75152 (富士通株式会社), 10. 3月. 1992 (10. 03. 92) (ファミリーなし)	1-8
Y	JP, A, 56-93198 (富士通株式会社), 28. 7月. 1981 (28. 07. 81) (ファミリーなし)	5-8
P	JP, A, 4-123243 (株式会社 東芝), 23. 4月. 1992 (23. 04. 92) (ファミリーなし)	5-8